

PCT

ORGANISATION MONDIALE DE LA PROPRIÉTÉ INTELLECTUELLE
Bureau international



133

DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITE DE COOPERATION EN MATIÈRE DE BREVETS (PCT)

(51) Classification internationale des brevets ⁶ : H01L 23/48, H05K 3/32	A1	(11) Numéro de publication internationale: WO 98/28791	(43) Date de publication internationale: 2 juillet 1998 (02.07.98)
--	----	--	--

(21) Numéro de la demande internationale: PCT/FR97/02317

(22) Date de dépôt international: 16 décembre 1997 (16.12.97)

(30) Données relatives à la priorité:
96/15747 20 décembre 1996 (20.12.96) FR

(71) Déposant (pour tous les Etats désignés sauf US): THOMSON TUBES ELECTRONIQUES [FR/FR]; 18, avenue du Maréchal Juin, F-92360 Meudon la Forêt (FR).

(72) Inventeur; et

(75) Inventeur/Déposant (US seulement): SALAVIN, Serge [FR/FR]; Thomson-CSF S.C.P.I., 13, avenue du Président Salvador Allende, F-94117 Arcueil Cedex (FR).

(74) Mandataire: THOMSON-CSF S.C.P.I.; 13, avenue du Président Salvador Allende, F-94117 Arcueil Cedex (FR).

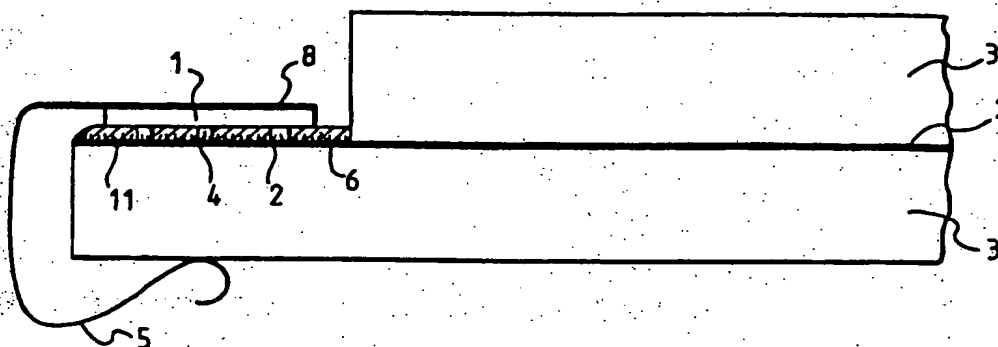
(81) Etats désignés: JP, US, brevet européen (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

Publiée

Avec rapport de recherche internationale.

(54) Title: METHOD AND DEVICE FOR CONNECTING A SEMICONDUCTOR COMPONENT ON A SUBSTRATE PROVIDED WITH CONDUCTORS

(54) Titre: PROCÉDE ET DISPOSITIF DE CONNEXION D'UN COMPOSANT SEMICONDUCTEUR SUR UN SUBSTRAT EQUIPE DE CONDUCTEURS



(57) Abstract

The invention concerns a method for connecting a semiconductor component (1) provided with contacts (4) on a substrate (3) equipped with conductors (2). The contacts (4) of the semiconductor component (1) are electrically contacted with the conductors (2) and the electric contact is maintained by means of a binder (5) which is supported on one side by the substrate (3) and by the other on the component. The invention is useful in particular for connecting an integrated circuit on the flat glass a television tube.

(57) Abrégé.

La présente invention est relative à un procédé de connexion d'un composant semiconducteur (1) muni de contacts (4) sur un substrat (3) équipé de conducteurs (2). Les contacts (4) du composant semiconducteur (1) sont mis en contact électrique avec les conducteurs (2) et le contact électrique est maintenu à l'aide d'une pince (5) qui prend appui d'un côté sur le substrat (3) et de l'autre sur le composant. Applications: notamment connexion de circuit intégré sur dalle d'écran plat.

UNIQUEMENT A TITRE D'INFORMATION

Codes utilisés pour identifier les Etats parties au PCT, sur les pages de couverture des brochures publiant des demandes internationales en vertu du PCT.

AL	Albanie	ES	Espagne	LS	Lesotho	SI	Slovénie
AM	Arménie	FI	Finlande	LT	Lituanie	SK	Slovaquie
AT	Autriche	FR	France	LU	Luxembourg	SN	Sénégal
AU	Australie	GA	Gabon	LV	Lettonie	SZ	Swaziland
AZ	Azerbaïdjan	GB	Royaume-Uni	MC	Monaco	TD	Tchad
BA	Bosnie-Herzégovine	GE	Géorgie	MD	République de Moldova	TG	Togo
BB	Barbade	GH	Ghana	MG	Madagascar	TJ	Tadjikistan
BE	Belgique	GN	Guinée	MK	Ex-République yougoslave de Macédoine	TM	Turkménistan
BF	Burkina Faso	GR	Grèce			TR	Turquie
BG	Bulgarie	HU	Hongrie	ML	Mali	TT	Trinité-et-Tobago
BJ	Bénin	IE	Irlande	MN	Mongolie	UA	Ukraine
BR	Brésil	IL	Israël	MR	Mauritanie	UG	Ouganda
BY	Bélarus	IS	Islande	MW	Malawi	US	Etats-Unis d'Amérique
CA	Canada	IT	Italie	MX	Mexique	UZ	Ouzbékistan
CF	République centrafricaine	JP	Japon	NE	Niger	VN	Viet Nam
CG	Congo	KE	Kenya	NL	Pays-Bas	YU	Yougoslavie
CH	Suisse	KG	Kirghizistan	NO	Norvège	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	République populaire démocratique de Corée	NZ	Nouvelle-Zélande		
CM	Cameroun	KR	République de Corée	PL	Pologne		
CN	Chine	KZ	Kazakstan	PT	Portugal		
CU	Cuba	LC	Sainte-Lucie	RO	Roumanie		
CZ	République tchèque	LI	Liechtenstein	RU	Fédération de Russie		
DE	Allemagne	LK	Sri Lanka	SD	Soudan		
DK	Danemark	LR	Libéria	SE	Suède		
EE	Estonie			SG	Singapour		

PROCEDE ET DISPOSITIF DE CONNEXION D'UN COMPOSANT SEMICONDUCTEUR SUR UN SUBSTRAT EQUIPE DE CONDUCTEURS

La présente invention se rapporte au domaine de la connectique. Plus particulièrement elle se rapporte à un procédé et un dispositif de connexion d'un composant semiconducteur sur un substrat équipé de conducteurs. Par substrat on entend support rigide.

5 Ce procédé s'applique plus particulièrement à la connexion d'un circuit intégré sur une dalle d'écran plat de toute nature. Ces écrans plats peuvent être par exemple des écrans de type panneaux à plasma ou panneaux à cristaux liquides, des écrans à émission de champ, des écrans de détection pour détecteurs de rayons X, des écrans électroluminescents.

10 Les écrans plats qu'ils soient à plasma ou à cristaux liquides sont formés de deux dalles de verre face à face comportant sur leurs faces en regard un réseau d'électrodes ou de conducteurs. Ces conducteurs sont généralement réalisés en oxyde d'indium et d'étain (ITO). Ces conducteurs disposés en lignes et colonnes doivent être connectés à des circuits intégrés
15 de commande électrique dits "drivers". L'augmentation de la résolution de ces écrans plats de visualisation entraîne une augmentation du nombre de pixels et donc une augmentation du nombre d'électrodes et une diminution de leur pas.

Un circuit intégré de type "driver" comporte plus de contacts de sortie (n) que de contacts d'entrée (e). Les contacts d'entrée servent entre
20 autre à son alimentation électrique. Le nombre e de contacts d'entrée est généralement le quart du nombre n de contacts de sortie.

Le circuit intégré avec n+e contacts est généralement encapsulé dans un boîtier et ses n+e contacts sont reliés aux n+e contacts du boîtier par soudage de n+e conducteurs filaires à leurs deux extrémités. Cette technique
25 est connue sous la dénomination anglaise de "wire bonding". Le nombre de points de soudure est donc de 2(n+e).

Le circuit intégré encapsulé est généralement soudé sur une carte électronique et pour cette étape n+e points de soudure sont requis. La carte électronique est connectée au substrat muni de conducteurs à l'aide d'un
30 circuit souple qui est généralement pressé d'un côté sur le substrat et de l'autre sur la carte électronique. Ces deux liaisons nécessitent 2n points de

connexion. Dans ce cas $5n+3e$ points de connexion sont requis pour réaliser la connexion totale entre la carte électronique et le substrat.

Pour améliorer la fiabilité et diminuer l'encombrement en réduisant la surface de la carte électronique, il a été proposé de connecter le circuit intégré non encapsulé directement sur le circuit souple par câblage filaire, cette
5 technique est connue sous la dénomination de COF pour "Chip on Flex".

Dans ce cas le nombre de points de connexion n'est plus que de $3n+3e$ se décomposant de la manière suivante :

- n contacts sont réalisés en pressant le circuit souple sur le
10 substrat,
- e contacts sont réalisés en pressant le circuit souple sur la carte électronique,
- $2n+2e$ points de soudure sont requis pour le montage du circuit intégré nu sur le circuit souple à l'aide d'un câblage filaire. Le circuit intégré est
15 fixé au circuit souple et ses plots de connexion placés sur sa face supérieure sont reliés au circuit souple.

La technique de connexion connue sous la dénomination TAB pour "Tape Automated Bonding" diminue encore le nombre de points de connexion. Cette technique consiste à souder par ultra-sons les contacts de circuit intégré
20 sur le circuit souple. Le nombre de points de connexion n'est plus que de $2n + 2e$ se décomposant de la manière suivante :

- n contacts sont réalisés en pressant le circuit souple sur le substrat,
- e contacts sont réalisés en pressant le circuit souple sur la carte
25 électronique,
- $n+e$ points de soudure sont requis pour fixer directement les contacts du circuit intégré sur le circuit souple.

Dans le but d'une diminution de la surface du circuit souple, le circuit intégré nu peut être raccordé directement sur le substrat muni de conducteurs
30 à l'aide d'un câblage filaire. Dans ce cas le nombre de points de connexion est de $2n+4e$ se décomposant de manière suivante :

$2n+2e$ points de soudure sont requis pour le montage du circuit intégré nu sur le substrat à l'aide d'un câblage filaire.

- e contacts sont réalisés en pressant le circuit souple sur le substrat,

- e contacts sont réalisés en pressant le circuit souple sur la carte électronique. Le circuit souple ne possède plus que e conducteurs et sa surface et sa complexité sont notablement diminuées.

Encore une autre solution proche de celle qui vient d'être décrite, dite "flip chip" consiste à fixer directement les plots du circuit intégré nu aux conducteurs du substrat. Les plots du circuit intégré sont alors en regard des conducteurs du substrat. La liaison peut se faire par une technique de collage avec un adhésif contenant des microbilles qui établissent un contact dans une seule direction entre le circuit intégré et le conducteur.

Plusieurs types d'adhésifs peuvent être utilisés tels qu'une résine réticulable aux ultra-violets, une colle séchant sous pression et à chaud ou un film adhésif anisotropique posé à chaud et sous pression.

Les microbilles sont soit simplement métalliques, soit en carbone enrobé d'une couche métallique.

La liaison peut aussi se faire par une technique de soudage. Les plots du circuit intégré sont alors traités de manière à comporter une excroissance de l'ordre de la dizaine de micromètres. Ces excroissances peuvent être réalisées, par exemple, par une goutte de soudure en SnPb, par une métallisation par ultrasons, par croissance électrolytique etc...

Un mélange des deux techniques peut être utilisé.

Ces techniques réduisent encore le nombre de points de connexion à $n+3e$ se décomposant en :

- $n+e$ pour la fixation du circuit intégré sur le substrat.
- e contacts pour le pressage du circuit souple sur le substrat,
- e contacts pour le pressage du circuit souple sur la carte électronique.

Cette variante présente un nombre réduit de points de connexion et donc un coût réduit. Mais une fois que le circuit intégré est fixé, il n'est plus possible de le démonter sans endommager généralement les conducteurs du substrat. Le circuit intégré ne peut être changé en cas de défaillance car une réparation ne peut être entreprise qu'avec beaucoup de difficultés.

De plus, la liaison entre les plots du circuit intégré et les conducteurs du substrat est rigide, la fiabilité n'est pas très bonne car des différences de dilatation peuvent apparaître entre les plots et les connexions. Les risques de cassure ne sont pas négligeables.

5 Le procédé selon l'invention vise à améliorer la fiabilité de la connexion et à permettre les réparations tout en restant simple et bon marché. Au point de vue nombre de points de connexion il est équivalent à celui de la technique dite flip-chip.

10 Le composant semiconducteur et le substrat équipé des conducteurs peuvent être utilisés sans préparation particulière.

Pour atteindre ces buts le procédé selon l'invention consiste à mettre en contact électrique les contacts du composant semiconducteur et les conducteurs du substrat et à maintenir ce contact électrique à l'aide d'une pince qui prend appui d'un côté sur le substrat et de l'autre sur le composant
15 semiconducteur.

Il est possible de coller le composant semiconducteur à sa place au substrat en évitant les contacts et les conducteurs puis de mettre la pince.

20 Une variante consiste à solidariser le composant semiconducteur et la pince et à les mettre en place ensemble. Cette variante est préférée si le substrat est transparent.

En vue de protéger les contacts du composant semiconducteur il est préférable d'appliquer une résine de protection sur le substrat, cette résine étant chassée autour des contacts après la mise en place de la pince.

25 Pour améliorer la fiabilité du contact électrique, il est recommandé d'utiliser des conducteurs et/ou des contacts ductiles. Les conducteurs peuvent en outre comporter des aspérités calibrées.

30 La pince peut avoir une fonction de dissipation thermique et comporter une partie assurant un contact thermique surfacique avec le composant semiconducteur. Pour améliorer encore la dissipation, un ou plusieurs éléments de type radiateur peuvent être solidaires de la partie assurant le contact thermique surfacique.

Le composant semiconducteur peut être soit utilisé nu soit utilisé encapsulé.

Dans la première possibilité, en vue de le protéger il est possible de l'enrober de résine ou de lui apposer un capot.

Dans la seconde possibilité, il est préférable que les contacts du composant semiconducteur soient rentrants sous le boîtier. Un conducteur de type Zebra inséré entre les contacts et les conducteurs du substrat peut
5 contribuer à réaliser le contact électrique. Un élément élastique peut être inséré entre les contacts du composant semiconducteur et le boîtier.

L'invention concerne aussi un dispositif de connexion d'un composant semiconducteur muni de contacts sur un substrat équipé de
10 conducteurs comportant une pince qui prend appui d'un côté sur le substrat et de l'autre sur le composant semiconducteur pour maintenir en contact électrique les contacts et les conducteurs.

D'autres caractéristiques et avantages de l'invention apparaîtront à la lecture de la description d'exemples de réalisation illustrée par les figures
15 annexées qui représentent :

- les figures 1a, 1b plusieurs exemples d'un dispositif de connexion d'un composant semiconducteur nu, conforme à l'invention ;
- les figures 2a, 2b encore deux exemples d'un dispositif de connexion d'un composant semiconducteur encapsulé, conforme à l'invention ;
- 20 - la figure 3 un conducteur de type Zebra utilisé pour la connexion;
- la figure 4 un dispositif de connexion selon l'invention dans lequel l'élément de pressage a une fonction de dissipation thermique.

Les figures 1a, 1b montrent des exemples de composant semiconducteur 1 connecté à des conducteurs 2 placés sur un substrat
25 diélectrique 3 selon le procédé conforme à l'invention. Le substrat diélectrique 3 peut être par exemple une des dalles de verre d'un écran plat. L'autre dalle référencée 3' sur la figure 1a vient en vis-à-vis mais est plus petite. Dans les exemples décrits, le composant semiconducteur 1 est nu c'est-à-dire non encapsulé et c'est un circuit intégré. Il possède des plots 4 légèrement
30 protubérants qui servent de contact. Les contacts 4 au lieu d'être des plots protubérants pourraient affleurer le composant semiconducteur. Le terme circuit intégré est employé dans la suite de la description.

Les plots 4 d'interconnexion du circuit intégré 1 viennent en contact électrique avec les conducteurs 2 du substrat diélectrique 3. Ils sont aussi en contact mécanique avec les conducteurs. Le maintien du contact électrique est assuré par un élément de pressage 5 qui appuie d'un côté sur le substrat 3 et de l'autre sur le circuit intégré 1.

Le circuit intégré 1 peut être apposé directement en position sur le substrat 3 diélectrique et retenu à l'aide d'adhésif 7 inséré entre le substrat 3 et le circuit intégré 1 hors plots 4. Le contact électrique est maintenu par la mise en place de l'élément de pressage 5. L'adhésif utilisé est de préférence une colle non rigide, par exemple thixotropique, c'est-à-dire qui ne coule pas, à prise rapide. Seule une micro goutte est nécessaire. Cet exemple est illustré par la figure 1b.

L'élément de pressage 5 est de préférence une pince métallique adaptée à la géométrie du substrat, du circuit intégré et de la force à appliquer. L'élément de pressage prend appui d'un côté sur le substrat 3 et de l'autre sur le circuit intégré 1. Sur la figure 1a on voit que la pince 5 a une de ses extrémités sur le circuit intégré 1 et l'autre sur le substrat 3 sur une face opposée à celle recevant le circuit intégré 1.

La planéité d'un composant semiconducteur nu est de l'ordre de 3 à 4 micromètres par centimètre pour une épaisseur de 500 micromètres qui est l'épaisseur la plus courante pour les composants semiconducteurs en silicium. De tels composants sont relativement flexibles et une flexion supérieure à 10 micromètres par centimètre peut être obtenue, sans les endommager, avec une force inférieure à la centaine de grammes.

Un substrat de verre pour écrans plats a une planéité de l'ordre du micromètre par centimètre. Un composant semiconducteur nu peut supporter des pressions de plusieurs centaines de kilogrammes par centimètre carré.

Un composant semiconducteur de 1cm^2 possédant 100 plots de 150 micromètres carrés, soit $1,5\text{ mm}^2$ de plots, qui reçoit une force de 300 grammes, supporte 20 kg/cm^2 sur ses plots. Une force jusqu'à dix fois plus grande pourrait lui être appliquée sans dommage.

Pour améliorer le contact électrique entre les plots 4 et les conducteurs 2, il est préférable que les plots 4 soient légèrement ductiles. Quant aux conducteurs 2, ils pourront être soit aussi légèrement ductiles par exemple être en oxyde d'indium et d'étain (ITO) soit posséder un état de surface avec un grand nombre d'aspérités 11 calibrées qui viennent

s'imprimer dans les plots 4. Ces conducteurs à aspérités 11 peuvent être obtenus par placage de matériaux tels que l'or, le palladium. Ces aspérités 11 sont visibles sur la figure 1a, elles ne sont pas à l'échelle dans un souci de clarté.

5 Il est préférable en vue d'améliorer la fiabilité de la connexion que les plots 4 du circuit intégré aient sensiblement la même hauteur. Les plots de certains circuits intégrés du commerce ont une tolérance de l'ordre du micromètre. Si nécessaire, une opération d'arasement mécanique des plots peut être entreprise. Les meilleures qualités de connexion sont obtenues en
10 combinant plusieurs de ces techniques.

Au lieu d'apposer le circuit intégré 1 seul à sa place sur le substrat 3 puis de placer l'élément de pressage 5, il est possible de le rendre solidaire de l'élément de pressage 5 et de mettre en place ensemble le circuit intégré 1 et l'élément de pressage 5 sur le substrat 3.

15 La figure 1a illustre cette possibilité.

La solidarisation 8 peut se faire par collage. Cette variante s'utilise de préférence avec un substrat 3 transparent car le positionnement de l'ensemble circuit intégré 1-élément de pressage 5 sur les conducteurs 2 est aisé et se fait visuellement au travers du substrat.

20 En vue de protéger les zones de contact électrique entre le circuit intégré 1 à plots 4 protubérants et les conducteurs 2 du substrat 3, vis-à-vis de l'environnement ambiant, il est possible d'appliquer sur le substrat 3 une résine 6 liquide qui sera chassée localement des plots 4 lors de la mise en pression du circuit intégré 1 sur le substrat 3. Cette résine reste présente autour des
25 plots 4 et en se solidifiant constitue une protection.

Dans tous les cas, même lorsque de la résine de protection est appliquée le circuit intégré 1 peut être démonté et un nouveau remonté sans endommager le substrat 3 ni ses conducteurs 2. La résine peut être éliminée chimiquement et la colle 7 aussi. Il ne faut pas oublier que la colle 7 est
30 appliquée hors plots 4 et donc également hors conducteurs 2.

Le procédé de connexion selon l'invention est aussi utilisable si le composant semiconducteur 1 comporte un boîtier 20.

Les figures 2a, 2b, 2c illustrent divers exemples de composants semiconducteurs en boîtier 20 connectés par le procédé selon l'invention sur
35 un substrat 3 équipé de conducteurs 2. Le boîtier 20 utilisé est de

préférence du type à pattes 21 ou contacts rentrants sous le boîtier pour mieux supporter la pression appliquée par l'élément de pressage 5.

On pourrait toutefois imaginer que les pattes 21 ne soient pas rentrantes mais s'étendent au-delà du boîtier 20, si l'ensemble pattes/boîtier est suffisamment rigide et supporte la pression.

Sur la figure 2a, un conducteur 22, par exemple de type Zebra, contribue à réaliser le contact électrique entre les pattes 21 du boîtier 20 et les conducteurs 2 du substrat 3. Il est inséré entre les pattes 21 et les conducteurs 2 du substrat 3. Il est inséré entre les pattes 21 et les conducteurs 2 du substrat 3. Les pattes 21 sont rabattues contre le boîtier 20. Un conducteur 22 de type Zebra comporte sur un support 30 en forme de boudin en mousse isolante, une succession de conducteurs 31 isolés électriquement les uns des autres qui ceinturent partiellement le support 30. Un tel conducteur est représenté sur la figure 3.

Au lieu d'utiliser un conducteur 22 de type Zebra entre les pattes 21 du boîtier 20 et les conducteurs 2 du substrat 3, il est possible de réaliser un contact direct entre les pattes 25 du boîtier 20 et les conducteurs 2 du substrat 3 et d'insérer un élément compressible 26 par exemple en caoutchouc entre les pattes 25 et le boîtier 20.

Dans cette variante, représentée à la figure 2b, les pattes 25 du boîtier sont rabattues sous le boîtier 20 et délimitent un espace dans lequel est placé l'élément compressible 26.

Il est préférable également dans ces deux variantes d'appliquer de la résine de protection sur les conducteurs 2 du substrat 3 avant d'apposer le composant semiconducteur encapsulé, cette résine étant chassée hors des zones de contact lors de la mise en pression du boîtier 20.

La mise en place du composant semiconducteur peut être réalisée comme il a été décrit aux figures 1.

Un autre avantage apporté par ce procédé par rapport à l'art antérieur est que la connexion se fait à température ambiante sans chauffage ni du composant semiconducteur ni du substrat. C'est très appréciable dans le cas d'un substrat fragile en verre par exemple une dalle de panneau de visualisation. Les procédés de connexion par soudage ou collage utilisent la chaleur, au moins 180° C, et les substrats de verre risquent de se fragiliser par l'apport de tensions internes pouvant créer des fissures au cours de la vie du produit.

Un élément de pressage approprié peut être employé de manière à améliorer la dissipation thermique du composant semiconducteur.

La figure 4 illustre cette configuration. L'élément de pressage 40 comporte une partie 41 assurant un contact thermique surfacique de préférence aussi grand que possible avec le composant semiconducteur 20.

Cette partie 41 peut éventuellement, pour encore une plus grande dissipation thermique, être solidaire d'un ou plusieurs éléments 42 de type radiateur. Ces éléments 42 sont représentés sous forme d'ailettes transversales par rapport à la partie 41 assurant le contact thermique surfacique.

REVENDICATIONS

1. Procédé de connexion d'un composant semiconducteur (1) muni de contacts (4) sur un substrat (3) équipé de conducteurs (2), caractérisé en ce qu'il consiste à mettre en contact électrique les contacts (4) du composant semiconducteur (1) avec les conducteurs (2) et à
5 maintenir le contact électrique à l'aide d'une pince (5) qui prend appui d'un côté sur le substrat (3) et de l'autre sur le composant semiconducteur (1).

2. Procédé selon la revendication 1, caractérisé en ce qu'il consiste à coller à sa place le composant semiconducteur (1) au substrat (3)
10 en évitant les contacts (4) et les conducteurs (2) puis à mettre la pince (5).

3. Procédé selon la revendication 1, caractérisé en ce qu'il consiste à solidariser le composant semiconducteur (1) et la pince (5) et à les mettre en place ensemble.
15

4. Procédé selon l'une des revendications 1 à 3, caractérisé en ce qu'il consiste à appliquer une résine de protection sur le substrat (3), cette résine étant chassée autour des contacts (4) après la mise en place de la pince (5).
20

5. Procédé selon l'une des revendications 1 à 4, caractérisé en ce que les contacts (4) et/ou les conducteurs (2) sont ductiles.

6. Procédé selon l'une des revendications 1 à 5, caractérisé en ce que les conducteurs comportent des aspérités (11) calibrées.
25

7. Procédé selon l'une des revendications 1 à 6, caractérisé en ce que la pince (40) comporte une partie (41) assurant un contact thermique surfacique avec le composant semiconducteur (20).
30

8. Procédé selon la revendication 7, caractérisé en ce que un ou plusieurs éléments (42) de type radiateur sont solidaires de la partie (41) assurant le contact thermique surfacique.

9. Procédé selon l'une des revendications 1 à 8, caractérisé en ce que le composant semiconducteur est nu.

10. Procédé selon la revendication 9, caractérisé en ce que les contacts (4) et les conducteurs (2) sont en contact mécanique direct.

11. Procédé selon l'une des revendications 1 à 8, caractérisé en ce que le composant semiconducteur est encapsulé dans un boîtier (20).

12. Procédé selon la revendication 11, caractérisé en ce que le composant semiconducteur comporte des contacts (21) rentrants.

13. Procédé selon l'une des revendications 11 ou 12, caractérisé en ce qu'un conducteur (22) de type Zebra est inséré entre les contacts (21) et les conducteurs (2) du substrat (3).

14. Procédé selon l'une des revendications 11 ou 12, caractérisé en ce qu'un élément compressible (23) est inséré entre les contacts (25) et le boîtier (20), les contacts (25) étant en contact direct avec les conducteurs (2) du substrat (3).

15. Procédé de connexion d'un composant semiconducteurs (1) muni de contacts (4) sur un substrat (3) équipé de conducteurs (2), caractérisé en ce qu'il comporte une pince (5) qui prend appui d'un côté sur le substrat (3) et de l'autre sur le composant semiconducteur (1) pour maintenir en contact électrique les contacts (4) et les conducteurs (2).

16. Procédé selon la revendication 15, caractérisé en ce que le composant semiconducteur (1) est collé au substrat (3) la colle étant hors des contacts (4) et des conducteurs (2).

17. Dispositif selon la revendication 15, caractérisé en ce que la pince (5) est solidaire du composant semiconducteur (1).

18. Dispositif selon l'une des revendications 15 à 17, caractérisé en ce que les contacts (4) sont protégés par de la résine.

19. Dispositif selon l'une des revendications 15 à 18, caractérisé en ce que les contacts (4) et/ou les conducteurs (2) sont ductiles.

20. Dispositif selon l'une des revendications 15 à 19, caractérisé en ce que les conducteurs (2) comportent des aspérités (11) calibrées.

21. Dispositif selon l'une des revendications 15 à 20, caractérisé en ce que la pince (40) comporte une partie (41) assurant un contact thermique surfacique avec le composant semiconducteur (20).

22. Dispositif selon la revendication 21, caractérisé en ce qu'un ou plusieurs éléments (42) de type radiateur sont solidaires de la partie (41) assurant le contact thermique surfacique.

23. Dispositif selon l'une des revendications 15 à 22, caractérisé en ce que le composant semiconducteur (1) est nu.

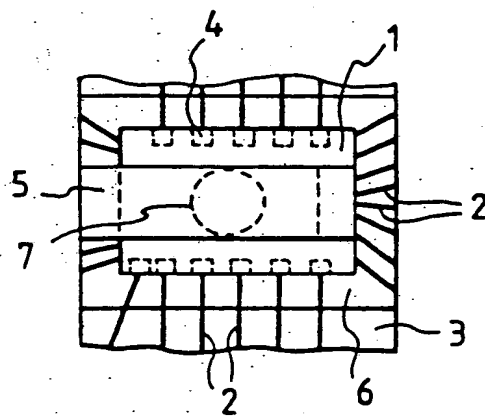
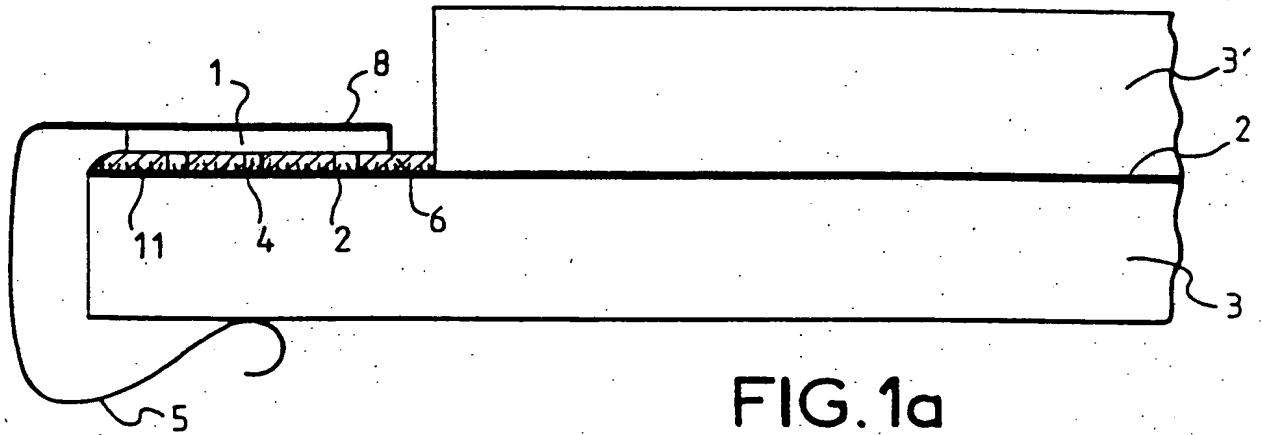
24. Dispositif selon l'une des revendications 15 à 22, caractérisé en ce que le composant semiconducteur est encapsulé dans un boîtier (20).

25. Dispositif selon la revendication 24, caractérisé en ce que le composant semiconducteur comporte des contacts rentrants (21).

26. Dispositif selon l'une des revendications 24 ou 25, caractérisé en ce qu'un conducteur (22) de type Zebra est inséré entre les contacts (21) et les conducteurs (2) du substrat (3).

27. Dispositif selon l'une des revendications 24 ou 25, caractérisé en ce qu'un élément compressible (26) est inséré entre les contacts (25) et le boîtier, les contacts (25) étant en contact direct avec les conducteurs (2) du substrat (3).

28. Dispositif selon l'une des revendications 15 à 27, caractérisé en ce que le substrat (3) est une dalle de verre.



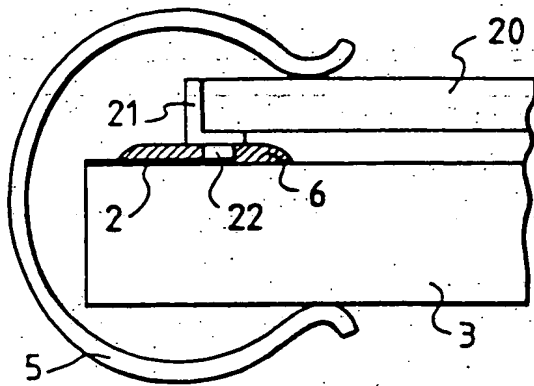


FIG. 2a

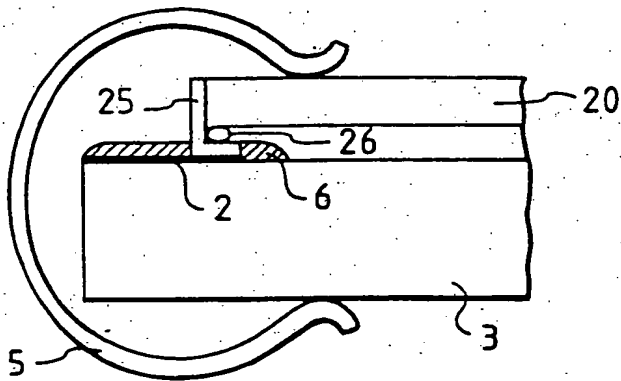


FIG. 2b

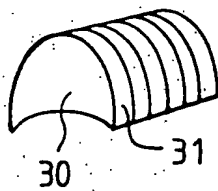


FIG. 3

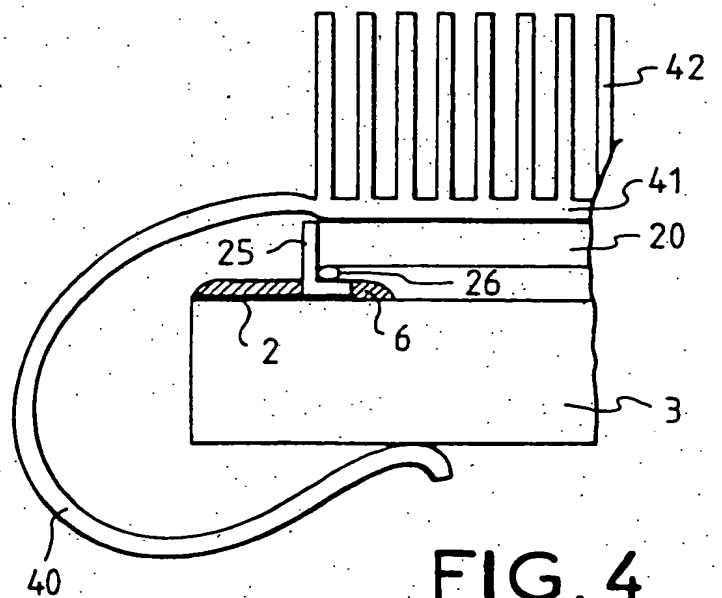


FIG. 4

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/FR 97/02317

A. CLASSIFICATION OF SUBJECT MATTER
IPC 6 H01L23/48 H05K3/32

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 6 H01L H05K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 28 16 328 A (IBM) 19 October 1978 see the whole document	1,3,5, 15,17,19
X	DE 36 16 494 A (TEKTRONIX INC) 27 November 1986 see figures	1,7-10, 15,21-23
X	WO 95 26851 A (PELOSCHEK HANS PETER) 12 October 1995 see page 9, line 6 - line 31; figures	1,2,4, 15,16,18
X	EP 0 609 977 A (WHITAKER CORP) 10 August 1994 see the whole document	1,11-14, 24-27
	-/--	

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search

27 March 1998

Date of mailing of the international search report

02/04/1998

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Prohaska, G

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/FR 97/02317

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 93 22795 A (MASSACHUSETTS INST TECHNOLOGY) 11 November 1993 see figure 4	1, 15
A	US 5 517 752 A (SAKATA TOSHIO ET AL) 21 May 1996 see column 8, line 13 - line 22; figures 6-8, 11-16 see figures 23, 28	4, 6, 18, 20, 28
A	"ENCAPSULATED DENDRITE ELECTRICAL INTERCONNECT FOR SURFACE MOUNT APPLICATIONS" IBM TECHNICAL DISCLOSURE BULLETIN, vol. 38, no. 8, 1 August 1995, page 267/268 XP000534512 see the whole document	2, 4, 6, 16, 18, 20
A	PATENT ABSTRACTS OF JAPAN vol. 009, no. 075 (E-306), 4 April 1985 & JP 59 210654 A (TOSHIBA KK), 29 November 1984,	
A	PATENT ABSTRACTS OF JAPAN vol. 011, no. 031 (E-475), 29 January 1987 & JP 61 198769 A (NEC CORP), 3 September 1986,	

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/FR 97/02317

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
DE 2816328 A	19-10-78	BE 864830 A BR 7802377 A CA 1121011 A FR 2387529 A GB 1568464 A JP 1095728 C JP 53133763 A JP 56037654 B NL 7803606 A SE 429278 B SE 7804118 A	03-07-78 12-12-78 30-03-82 10-11-78 29-05-80 14-05-82 21-11-78 01-09-81 17-10-78 22-08-83 16-10-78
DE 3616494 A	27-11-86	US 4647959 A JP 1600430 C JP 2026391 B JP 62025446 A	03-03-87 31-01-91 08-06-90 03-02-87
WO 9526851 A	12-10-95	NL 9400508 A	01-11-95
EP 0609977 A	10-08-94	US 5313368 A JP 6243944 A	17-05-94 02-09-94
WO 9322795 A	11-11-93	US 5345365 A	06-09-94
US 5517752 A	21-05-96	JP 6188287 A JP 6177214 A	08-07-94 24-06-94

RAPPORT DE RECHERCHE INTERNATIONALE

Internationale No

PCT/FR 97/02317

A. CLASSEMENT DE L'OBJET DE LA DEMANDE

CIB. 6 H01L23/48 H05K3/32

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)

CIB 6 H01L H05K

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés)

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	DE 28 16 328 A (IBM) 19 octobre 1978 voir le document en entier ---	1, 3, 5, 15, 17, 19
X	DE 36 16 494 A (TEKTRONIX INC) 27 novembre 1986 voir figures ---	1, 7-10, 15, 21-23
X	WO 95 26851 A (PELOSCHEK HANS PETER) 12 octobre 1995 voir page 9, ligne 6 - ligne 31; figures ---	1, 2, 4, 15, 16, 18
X	EP 0 609 977 A (WHITAKER CORP) 10 août 1994 voir le document en entier ---	1, 11-14, 24-27
	--- -/--	

☒ X

Voir la suite du cadre C pour la fin de la liste des documents

☒

Les documents de familles de brevets sont indiqués en annexe

° Catégories spéciales de documents cités:

"A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent

"E" document antérieur, mais publié à la date de dépôt international ou après cette date

"L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)

"O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens

"P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

"T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention

"X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément

Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier

"&" document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

27 mars 1998

Date d'expédition du présent rapport de recherche internationale

02/04/1998

Nom et adresse postale de l'administration chargée de la recherche internationale

Office Européen des Brevets. P.B. 5818 Patentlaan 27

NL - 2280 HV Rijswijk

Tel. (+31-70) 340-2040, Tx. 31 651 apo nl,

Fax: (+31-70) 340-3016

Fonctionnaire autorisé

Prohaska, G

RAPPORT DE RECHERCHE INTERNATIONALE

Demr Internationale No

PCT/FR 97/02317

C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	WO 93 22795 A (MASSACHUSETTS INST TECHNOLOGY) 11 novembre 1993 voir figure 4	1,15
A	US 5 517 752 A (SAKATA TOSHIO ET AL) 21 mai 1996 voir colonne 8, ligne 13 - ligne 22; figures 6-8,11-16 voir figures 23,28	4,6,18, 20,28
A	"ENCAPSULATED DENDRITE ELECTRICAL INTERCONNECT FOR SURFACE MOUNT APPLICATIONS" IBM TECHNICAL DISCLOSURE BULLETIN, vol. 38, no. 8, 1 août 1995, page 267/268 XP000534512 voir le document en entier	2,4,6, 16,18,20
A	PATENT ABSTRACTS OF JAPAN vol. 009, no. 075 (E-306), 4 avril 1985 & JP 59 210654 A (TOSHIBA KK), 29 novembre 1984,	
A	PATENT ABSTRACTS OF JAPAN vol. 011, no. 031 (E-475), 29 janvier 1987 & JP 61 198769 A (NEC CORP), 3 septembre 1986,	

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Donnée internationale No

PCT/FR 97/02317

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
DE 2816328 A	19-10-78	BE 864830 A BR 7802377 A CA 1121011 A FR 2387529 A GB 1568464 A JP 1095728 C JP 53133763 A JP 56037654 B NL 7803606 A SE 429278 B SE 7804118 A	03-07-78 12-12-78 30-03-82 10-11-78 29-05-80 14-05-82 21-11-78 01-09-81 17-10-78 22-08-83 16-10-78
DE 3616494 A	27-11-86	US 4647959 A JP 1600430 C JP 2026391 B JP 62025446 A	03-03-87 31-01-91 08-06-90 03-02-87
WO 9526851 A	12-10-95	NL 9400508 A	01-11-95
EP 0609977 A	10-08-94	US 5313368 A JP 6243944 A	17-05-94 02-09-94
WO 9322795 A	11-11-93	US 5345365 A	06-09-94
US 5517752 A	21-05-96	JP 6188287 A JP 6177214 A	08-07-94 24-06-94

This Page Blank (uspto)